

2014 NPacademy 하계 교육과정



Allegro 이용한 PCB 설계과정-기초			
교육기간		1차 : 2014.09.23-2014.09.25 / 2차 : 2014.11.18-2014.11.20	
강좌소개		다층, 고속, 고밀도 PCB 설계에 필요한 Artwork 기법 및 Floorplaning을 통한 부품 배치, 세부회로의 Driven Rule을 지정하여 설계 특성을 부여하고 부품 또는 회로의 Design Reuse에 효과적인 대응이 가능하도록 Artwork 실무 초기교육 능력 개발에 교육의 목적이 있다.	
진행계획	일/시	오전	오후
	1일차	OrCAD Capture(Design Entry CIS) Schematic 설계 -신규 Schematic Part Symbol 생성 및 Edit -Annotate/Design Rule Check/Bill of Material 실행 -PCB Editor Footprint matching 방법	Netlist 생성 -OrCAD(Allegro) PCB Editor User Interface -PCB Editor Design Library 구성 및 특징 -PCB Editor 기본 환경설정
	2일차	-Board Outline 생성 및 활용법 -Constraints(Design Rule) 설정법 -Properties 적용법/• Color 설정 및 Script 활용법	-신규 Padstack의 생성/• 신규 Footprint의 생성 -Through-hole Pin Device/- Surface-Mounted Device
	3일차	Logic의 Import/Update 방법 -Manual 단축키 활용법 -Padstack 및 Symbol의 Update 방법 -Manual 및 Quick Placement	-Advanced Placement -Interactive Manual 및 Automatic Routing -Copper Area 및 Plane/• Glossing -설계 검사(Status) 활용법/• Gerber File 생성 및 출력
수강료		산업체 : 450,000 원 학생 : 450,000 원	

PSpice를 이용한 회로 시뮬레이션 과정			
교육기간		1차 : 2014.10.01-2014.10.02 / 2차 : 2014.11.11-2014.11.12	
강좌소개		PSpice는 아날로그 및 아날로그-디지털 혼재 회로 시뮬레이션의 산업 표준 솔루션을 제공하며, PSpice A/D 교육 실습을 통하여 회로 설계의 주용성과 신뢰성을 인식한다. 본 강좌에서는 PSpice의 기본 사용법 및 시뮬레이션의 종류에 따른 다양한 해석 방법, 빠른 결과를 얻기 위한 해석 방법 및 창의적인 설계를 위한 회로 실무 교육을 목표로 한다.	
진행계획	일/시	오전	오후
	1일차	-새로운 프로젝트의 생성 (PSpice 회로 설계를 위한 환경설정) -PSpice 기본 회로 작성법, Probe Window 기본 활용 -Bias Point 해석/ Transient 해석	-DC 해석/AC 해석 -Temperature 해석을 위한 RLC의 설정 -Simulation Option의 설정
	2일차	-Parametric 해석 -Parametric 해석에서의 Probe Window 활용 -전압원&전류원의 활용	-Stimulus Editor를 이용한 파형 만들기 -기본 Digital 회로 해석/-Digital 회로 해석 시 유의점 -ABM Model을 이용한 기본 해석 -질의 & 응답
수강료		산업체: 300,000 원 학생: 300,000 원	

AVR을 이용한 임베디드 시스템 교육과정-초급			
교육기간		1차 : 2014.10.29-2014.10.31 / 2차 : 2014.11.05-2014.11.07	
강좌소개		마이크로프로세서의 구조와 프로그래밍에 대한 내용을 중심으로 마이크로프로세서를 이용한 시스템 설계에 필요한 지식을 교육한다. 마이크로프로세서의 하드웨어, instruction set, 각종 주변 장치에 대한 기초적인 내용을 교육하며 이와 관련된 예제들을 실습한다.	
진행계획	일/시	오전	오후
	1일차	디지털 이론 - 수의 체계와 코드, 논리 게이트, 논리식	-C언어 -Atmel Studio 사용법
	2일차	General Purpose Input Output(GPIO) - GPIO 개요 - GPIO를 이용한 Input/Output 프로그래밍 - GPIO 프로그램 실습	-Timer / Counter - Timer / Counter 개요 - Timer / Counter 프로그램 Application
	3일차	Analog to Digital Converter - ADC / DAC 개요 - ADC 프로그램	Application
수강료		산업체: 450,000 원 학생: 450,000 원	

Virtuoso-Spectre Simulation			
교육기간		1차 : 2014.10.27-2014.10.28	
강좌소개		본 인증 과정은 Cadence FULL-CUSTOM IC 설계인증 과정으로써 고속화, SoC화에 따른 최신 Full Custom 설계 동향 등의 내용을 공부하고, CMOS를 중심으로 기초적인 아날로그 회로에 대한 설계 방법과 Simulation에 대한 이해, 기초 실습설계 CAD tools(Schematic, ADE, Spectre)을 수행함으로써 설계능력을 배양하는데 목적이 있다.	
진행계획	일/시	오전	오후
	1일차	Introduction to the UNIX Operating System Unix Commands(이론 및 실습교육) Cadence 기본 Setup 및 Environment 관련 교육 -cds.lib , display.drf, .cdsenv,, techfile, .cdsinit... GPDK 적용 방법 및 활용 방안 설명	Basic Schematic Capture - Creating a New Cellview - Virtuoso Schematic Editor Graphical User Interface - Adding Components and Editing component or Label, Pins Symbol Generation and Editing - Symbol Generation - Design Requirements of symbols Used in a Hierarchy
	2일차	○ CMOS Analog Circuit 이론 교육 2 ○ CMOS NMOS & PMOS 특성을 이용한 최적화 방법론 ○ Introduction to Virtuoso Spectre Simulator - Environment Setup and Direct Simulation - Setting Up for an Analysis/- Running a Simulation/Waveform Tools in Spectre	○ CMOS Analog IC Simulation (Inverter , Current mirror & Basic Amplifier) - CMOS transistor Simulation - Simple current mirror(DC, AC simulation) - Cascade current mirror(DC, AC simulation) - Basic Amplifier(DC, AC simulation)
수강료		산업체: 400,000 원 학생: 300,000 원	

Virtuoso-Layout

교육기간		1차 : 2014.10.29-2014.10.31	
강좌소개		본 인증 과정은 Cadence FULL-CUSTOM IC 설계인증 과정으로써 고속화, SoC화에 따른 최신 Full Custom 설계 동향 등의 내용을 공부하고, CMOS를 중심으로 기초적인 아날로그 회로에 대한 설계방법과 Layout design rule 에 대한 이해, 다양한 layout technique을 기초 실습설계 CAD tools(Schematic, Layout, Assura DRC/LVS)을 수행 함으로써 설계능력을 배양하는데 목적이 있다.	
진행계획	일/시	오전	오후
	1일차	1. Introduction to the UNIX Operating System - Unix Commands(이론 및 실습교육) 2. Cadence 기본 Setup 및 Environment 관련 교육 - cds.lib , display.drf, .cdsenv,, techfile, .cdsinit... 3. GPDK 적용 방법 및 활용 방안 설명	4. Basic Schematic Capture - Creating a New Cellview - Virtuoso Schematic Editor Graphical User Interface - Adding Components and Editing component or Label, Pins 5. Symbol Generation and Editing - Symbol Generation - Design Requirements of symbols Used in a Hierarchy
	2일차	1. Layout Editor Basics - Viewing Design and Selecting Objects - Using the Basic Commands , Creating Polygons and Circles 2. Creating and Editing Design - Using Hierarchy Commands - Importing and Exporting a Design, Creating Polygons and Circles	3. Assura DRC/LVS 4. ○ Labs1 - Layout Editor Design of Basic Layer (Inverter)
	3일차	1. Lab2 - 2-input nor (Schematic->Layout->Assura) - 2-input nand (Schematic->Layout->Assura)	2. Lab3 - 2-input nor (Schematic->Layout->Assura) - 2-input nand (Schematic->Layout->Assura)
수강료		산업체: 600,000 원 학생: 450,000 원	

Sigrity를 이용한 PCB SI/PI 해석 교육

교육기간		2014.10.15~2014.10.17	
강좌소개		- 고속 디지털 시스템 설계 개론 - Signal Integrity 이론 - Sigrity PowerSI, Speed2000을 활용한 해석 실습	
진행계획	일/시	오전	오후
	1일차	- 고속 신호 디지털 시스템에서의 SI 이론 및 모델링/ 분석 개론	- PowerSI S-parameter Extraction 실습 - Speed2000을 이용한 Time domain SI Simulation - PowerSI, Speed2000 Crosstalk 실습, - PowerSI Trace Impedance/Coupling Check
	2일차	- Reflection/Termination 실습 - TDR/TDT 실습	- 주파수 영역 PDN 시뮬레이션 분석 - Decoupling Capacitor를 이용한 Noise 저감 시뮬레이션 - Resonance Effect 시뮬레이션 - Return Current Path 설계 - IR Drop Analysis for Power Delivery Systems
	3일차	- OptimizePI 실습 - Sigrity PowerDC 실습	DDR-SSO 분석을 위한 I/O 버퍼 모델 셋업 DDR-SSO 분석 및 결과 확인
수강료		산업체: 450,000 원 학생: 300,000 원	

Allegro PCB Designer			
교육기간		2014.11.03~2014.11.04	
강좌소개		다층, 고속, 고밀도 PCB 설계에 필요한 Artwork 기법 및 Floorplaning을 통한 부품 배치, 세부회로의 Driven Rule을 지정하여 설계 특성을 부여하고 부품 또는 회로의 Design Reuse에 효과적인 대응이 가능하도록 Artwork 실무 초기교육 능력 개발에 교육의 목적이 있다.	
진행계획	일/시	오전	오후
	1일차	OrCAD Capture(Design Entry CIS) Schematic 설계 -신규 Schematic Part Symbol 생성 및 Edit -Annotate/Design Rule Check/Bill of Material 실행 -PCB Editor Footprint matching 방법	Netlist 생성 -OrCAD(Allegro) PCB Editor User Interface -PCB Editor Design Library 구성 및 특징 -PCB Editor 기본 환경설정
	2일차	-Board Outline 생성 및 활용법 -Constraints(Design Rule) 설정법 -Properties 적용법/• Color 설정 및 Script 활용법	-신규 Padstack의 생성/• 신규 Footprint의 생성 -Through-hole Pin Device/- Surface-Mounted Device
	3일차	Logic의 Import/Update 방법 -Manual 단축키 활용법 -Padstack 및 Symbol의 Update 방법 -Manual 및 Quick Placement	-Advanced Placement -Interactive Manual 및 Automatic Routing -Copper Area 및 Plane/• Glossing -설계 검사(Status) 활용법/• Gerber File 생성 및 출력
수강료		산업체: 450,000 원 학생: 450,000 원	

나인플러스IT(주) 부설 전자설계교육학원 세계적인 반도체설계, 전자회로설계회사 미국 케이던스의 국내영업대리점(채널파트너)로서 2012년 9월 본사로부터 공식 승인받은 OrCAD ® Designer , PSpice A/D 설계 등의 공인자격 과정 교육훈련 및 Cadence Tool로 전 과정별(PCB, PSpice ,Virtuso, SI/PI) 교육을 진행합니다.



나인플러스전자설계교육학원 / 대표자 : 박현찬

주소 : 서울시 금천구 가산디지털1로 84(가산동) 201호

Tel : 02-6123-3359 / Fax : 02-6123-3350 / Email : jekim@npit.co.kr / 담당자 : 김재은